

⑫ 公開特許公報(A) 平1-221931

⑤ Int. Cl. 4

H 04 B 7/005
1/10

7/08

識別記号

庁内整理番号

7323-5K
L-6866-5K
M-6866-5K
D-8226-5K

⑬ 公開 平成1年(1989)9月5日

審査請求 未請求 請求項の数 3 (全17頁)

⑭ 発明の名称 干渉補償回路

⑯ 特 願 昭63-47221

⑰ 出 願 昭63(1988)2月29日

⑱ 発 明 者 渡 辺 和 二 東京都千代田区内幸町1丁目1番6号 日本電信電話株式会社内
 ⑱ 発 明 者 伊 藤 政 彦 東京都千代田区内幸町1丁目1番6号 日本電信電話株式会社内
 ⑱ 発 明 者 松 江 英 明 東京都千代田区内幸町1丁目1番6号 日本電信電話株式会社内
 ⑲ 出 願 人 日本電信電話株式会社 東京都千代田区内幸町1丁目1番6号
 ⑳ 代 理 人 弁理士 志賀 正武

明 細 書

1. 発明の名称

干渉補償回路

2. 特許請求の範囲

(1) 主信号受信用の主伝送路及び副伝送路と、

該主伝送路及び副伝送路の受信信号を合成する第1の合成器と、

可変振幅回路及び可変位相回路から、あるいは直交振幅変調器からなり、前記主伝送路及び副伝送路の受信信号のいずれか一方の伝送路の受信信号が供給される第1の振幅・位相調整回路と、

該第1の振幅・位相調整回路の出力と他方の伝送路により受信した受信信号とを合成する第2の合成器と、

該第2の合成器に入力される2つの主信号が互いに逆位相、等振幅となるように前記第1の振幅・位相調整回路を制御する第1の制御回路と、

可変振幅回路及び可変位相回路から、あるいは直交振幅変調器からなり、前記第2の合成器の出

力が供給される第2の振幅・位相調整回路と、

該第2の振幅・位相調整回路の出力と前記第1の合成器の出力とを合成する第3の合成器と、

前記第3の合成器から出力される主信号中の干渉成分が最小となるように、前記第2の振幅・位相調整回路を制御する第2の制御回路とを有することを特徴とする干渉補償回路。

(2) 主信号受信用の主伝送路及び副伝送路と、

該主伝送路及び副伝送路の受信信号がそれぞれ供給される自動利得制御回路と、

該2つの自動利得制御回路の出力に接続され主伝送路及び副伝送路の受信信号から位相差を検出し位相制御情報を出力する位相制御回路と、前記2つの自動利得制御回路のうちの一方の自動利得制御回路の出力に接続され、前記位相制御回路の出力により前記主伝送路及び副伝送路の受信信号を同相とする移相器と、

該移相器の出力と前記2つの自動利得制御回路のうちの他方の自動利得制御回路の出力とをそれぞれ分配する分配器と、

前記移相器に接続された分配器の出力と前記他方の自動利得制御回路に接続され分配器の出力とを合成する第1の合成器と、

前記移相器に接続された分配器の出力が入力され、かつ前記2つの自動利得制御回路の制御電圧を入力とする差動増幅器の出力により制御される第1の可変振幅回路と、

前記他方の自動利得制御回路に接続された分配器の出力と前記第1の可変振幅回路の出力とを、それらの位相を180°ずらして合成する第2の合成器と、

該第2の合成器の出力を入力とする第1の可変位相回路と、

該第1の可変位相回路の出力を入力とする第2の可変振幅回路と、

前記第1の合成器の出力と、前記第1の可変位相回路及び第2の可変振幅回路を通った信号とを合成する第3の合成器と、

該第3の合成器から出力された主信号を、該主信号から再生した基準搬送波により、同相成分と

力信号とし、その振幅、位相を調整する第1の振幅・位相調整回路と、

該第1の振幅・位相調整回路の出力信号と、前記2つの分配器のうちの他方の分配器の出力信号とを合成する第2の合成器と、

該第2の合成器の出力信号を入力信号とし、その振幅及び位相を調整する第2の振幅・位相調整回路と、

該第2の振幅・位相調整回路の出力信号と前記第1の合成器の出力とを合成する第3の合成器と、

前記2つの分配器のうちの他方の分配器の出力信号を、前記第3の合成器の出力信号から再生された搬送波を用いて直交位相検波する第1の直交位相検波器と、

前記第2の合成器の出力信号を前記搬送波を用いて検波する位相検波器と、

該位相検波器の出力信号と、それと同相関係にある前記第1の直交位相検波器の出力信号との間で相関検出する第1の相関検出回路と、

該位相検波器の出力信号と、それと直交関係に

直交成分に分解する直交位相検波器と、

前記同相成分及び直交成分を各々入力とする2つの誤差信号発生回路と、

前記第1の可変位相回路の出力信号を前記直交位相検波器と同じ基準搬送波により位相検波する位相検波器と、

排他的論理和回路および積分器からなり、前記位相検波器の出力と前記2つの誤差信号発生回路の出力との相関を各々独立に検出する2つの相関検出回路であって、その出力のうち同相成分に関連する出力により前記第2の可変振幅回路を制御し、直交成分に関連する出力により前記第1の可変位相回路を制御する相関検出回路と

を有することを特徴とする干渉補償回路。

(3) 主信号受信用の主伝送路及び副伝送路と、

該主伝送路及び副伝送路の受信信号を合成する第1の合成器と、

該主伝送路及び副伝送路の受信信号を分配する2つの分配器と、

該2つの分配器のうち一方の分配器の出力を入

る前記第1の直交位相検波器の出力信号の間で相関検出する第2の相関検出回路と、

前記第3の合成器の出力信号を、前記搬送波を用いて直交位相検波する第2の直交位相検波器と、

該第2の直交位相検波器の出力の同相及び直交成分の信号をそれぞれ入力信号とする2つの誤差信号発生回路と、

該同相側誤差信号発生回路の出力信号と、それと同相の関係にある前記位相検波器の出力信号との間で相関検出する第3の相関検出回路と、

前記直交側誤差信号発生回路の出力信号と、それと直交関係にある前記位相検波器の出力信号との間で相関検出する第4の相関検出回路とを具備し、

前記第1及び第2の相関検出回路により前記第1の振幅・位相回路を制御するとともに、前記第3及び第4の相関検出回路の出力により前記第2の振幅・位相回路を制御することを特徴とする干渉補償回路。

3. 発明の詳細な説明

「産業上の利用分野」

本発明は、デジタル無線方式において、他方式からの干渉を除去する干渉補償回路に関するものである。

「従来の技術」

第13図は、従来の干渉補償回路の構成例(例えば、特願昭60-287881号)を示すものである。

図において、主信号受信用の主アンテナ1から受信した主信号(ここではデジタル信号を考える)は、他方式からの干渉を受けている。この受信信号は、必要に応じて帯域通過フィルタ2を通った後、周波数変換器3により中間周波数帯に周波数変換される。

一方、干渉の源となる信号については、補助アンテナ60を干渉源の方向に向けることにより受信し、必要に応じてS/Nを改善するための帯域通過フィルタ5に通した後、主信号と共通の局部発振器7を用いて、周波数変換器6により中間周波数帯に周波数変換する。

直交位相検波器41,42に入力される。ここで、基準搬送波34は、主信号用復調器120と共通のものを使用する。そして、同相成分及び直交成分に分けられた干渉信号は、高調波除去フィルタ43,44を通った後、識別回路45,46を通して2値化される。これらの識別回路45,46は、主信号用復調器120で得られたタイミング信号を用いて2値化を行っている。ここでは、デジタル処理を行う場合を示しているため、2値化のための識別回路が必要となるが、アナログ処理を行う場合は、この回路は不要である。

なお、誤差信号発生回路130,131の出力をデジタル信号で出力する場合、A/D変換器を使用してもよい。例えば、主信号が16QAM信号の場合、復調信号は4値信号となるから、3ビット以上の出力を有するA/D変換器でサンプリングすれば、第14図に示すように、上位2ビットが識別結果を表し、上位3ビット目が誤差の方向を表わす2値信号が得られる。したがって、この上位3ビット目を誤差信号として使用するこ

上記干渉信号を、位相および振幅を可変する回路16,18に通して主信号中にもれ込んだ干渉成分と逆位相・等振幅の補償信号をつくり、加算器19により主信号と加算することにより、干渉成分を消去する。

上記可変位相回路16および可変振幅回路18を制御するためには、まず加算器19で加算後、残留する干渉成分の同相および直交成分を検出するため、加算した信号を復調器120に通す。この信号は、主信号から再生した基準搬送波34を用いて直交位相検波回路30,31により検波され、同相成分および直交成分に分解される。これらの信号は、高調波除去フィルタ32,33を通した後、残留干渉成分を検出するための誤差信号発生回路130,131に通され、同相成分および直交成分の誤差信号が得られる。

一方、干渉信号は、可変位相回路16を通った後、分配器17により2分配され、その一方は上述した可変振幅回路18に送られ、その他方が干渉信号を同相成分及び直交成分に分解するための

とができる。なお、上位2ビットのうち最上位ビットは極性信号である。

こうして、同相、直交成分の誤差信号と、同相、直交成分の干渉信号とが得られたら、これらの間で相関検出を行う。

すなわち、直交成分どうし、または同相成分どうしの排他的論理和を、排他的論理和回路70,71でとり、その出力を抵抗65,66を介して積分器77に通すことにより可変振幅回路18の制御信号を得る。また、同相成分と直交成分の排他的論理和を排他的論理和回路72でとるとともに、直交成分と同相成分の排他的反転論理和を排他的反転論理和回路73でとり、これらの信号を抵抗67,68を介して積分器76に通すことにより可変位相回路16の制御信号を得る。

「発明が解決しようとする課題」

上述した従来の干渉補償回路では、干渉補償するために必要となる干渉信号を、主信号伝搬経路とは異なった方向に補助アンテナ等を設置し、そのアンテナから得ていた。

しかし、主信号と干渉信号の伝搬経路が同じである場合、源となる純度の高い干渉信号が得られず、干渉補償が不可能となるという問題を有していた。

本発明は、このような背景の下になされたもので、その目的は、源となる干渉信号が得られない場合においても、干渉補償ができるようにした干渉補償回路を提供することにある。

「課題を解決するための手段」

上記課題を解決するために、この発明は、主信号受信用の主伝送路及び副伝送路と、

該主伝送路及び副伝送路の受信信号を合成する第1の合成器と、

可変振幅回路及び可変位相回路から、あるいは直交振幅変調器からなり、前記主伝送路及び副伝送路の受信信号のいずれか一方の伝送路の受信信号が供給される第1の振幅・位相調整回路と、

該第1の振幅・位相調整回路の出力と他方の伝送路により受信した受信信号とを合成する第2の合成器と、

の出力により前記主伝送路及び副伝送路の受信信号を同相とする移相器と、

該移相器の出力と前記2つの自動利得制御回路のうちの他方の自動利得制御回路の出力とをそれぞれ分配する分配器と、

前記移相器に接続された分配器の出力と前記他方の自動利得制御回路に接続され分配器の出力とを合成する第1の合成器と、

前記移相器に接続された分配器の出力が入力され、かつ前記2つの自動利得制御回路の制御電圧を入力とする差動増幅器の出力により制御される第1の可変振幅回路と、

前記他方の自動利得制御回路に接続された分配器の出力と前記第1の可変振幅回路の出力とを、それらの位相を 180° ずらして合成する第2の合成器と、

該第2の合成器の出力を入力とする第1の可変位相回路と、

該第1の可変位相回路の出力を入力とする第2の可変振幅回路と、

該第2の合成器に入力される2つの主信号が互いに逆位相、等振幅となるように前記第1の振幅・位相調整回路を制御する第1の制御回路と、

可変振幅回路及び可変位相回路から、あるいは直交振幅変調器からなり、前記第2の合成器の出力が供給される第2の振幅・位相調整回路と、

該第2の振幅・位相調整回路の出力と前記第1の合成器の出力とを合成する第3の合成器と、

前記第3の合成器から出力される主信号中の干渉成分が最小となるように、前記第2の振幅・位相調整回路を制御する第2の制御回路とを有することを特徴とする。

また、主信号受信用の主伝送路及び副伝送路と、

該主伝送路及び副伝送路の受信信号がそれぞれ供給される自動利得制御回路と、

該2つの自動利得制御回路の出力に接続され主伝送路及び副伝送路の受信信号から位相差を検出し位相制御情報を出力する位相制御回路と、前記2つの自動利得制御回路のうちの一方の自動利得制御回路の出力に接続され、前記位相制御回路

前記第1の合成器の出力と、前記第1の可変位相回路及び第2の可変振幅回路を通った信号とを合成する第3の合成器と、

該第3の合成器から出力された主信号を、該主信号から再生した基準搬送波により、同相成分と直交成分に分解する直交位相検波器と、

前記同相成分及び直交成分を各々入力とする2つの誤差信号発生回路と、

前記第1の可変位相回路の出力信号を前記直交位相検波器と同じ基準搬送波により位相検波する位相検波器と、

排他的論理和回路および積分器からなり、前記位相検波器の出力と前記2つの誤差信号発生回路の出力との相関を各々独立に検出する2つの相関検出回路であって、その出力のうち同相成分に関連する出力により前記第2の可変振幅回路を制御し、直交成分に関連する出力により前記第1の可変位相回路を制御する相関検出回路とを有することを特徴とする。

さらに、主信号受信用の主伝送路及び副伝送路

と、

該主伝送路及び副伝送路の受信信号を合成する第1の合成器と、

該主伝送路及び副伝送路の受信信号を分配する2つの分配器と、

該2つの分配器のうち一方の分配器の出力を入力信号とし、その振幅、位相を調整する第1の振幅・位相調整回路と、

該第1の振幅・位相調整回路の出力信号と、前記2つの分配器のうちの他方の分配器の出力信号とを合成する第2の合成器と、

該第2の合成器の出力信号を入力信号とし、その振幅及び位相を調整する第2の振幅・位相調整回路と、

該第2の振幅・位相調整回路の出力信号と前記第1の合成器の出力とを合成する第3の合成器と、

前記2つの分配器のうちの他方の分配器の出力信号を、前記第3の合成器の出力信号から再生された搬送波を用いて直交位相検波する第1の直交位相検波器と、

前記第1及び第2の相関検出回路により前記第1の振幅・位相回路を制御するとともに、前記第3及び第4の相関検出回路の出力により前記第2の振幅・位相回路を制御することを特徴とする。

なお、この明細書で主伝送路というのは、無線通信における主アンテナと有線通信における主伝送路を指し、副伝送路というのは、無線通信における副アンテナと有線通信における副伝送路を指すものとする。以下の説明では、無線通信を例にとって説明するが、有線通信にも同様に適用することができる。

「作用」

本発明は、複数の受信アンテナより受信した主信号を、互いに逆位相・等振幅で合成する機能を有し、その合成器から出力される純度の高い干渉信号を用いて、干渉補償回路の干渉信号とすることを最も主要な特徴とする。

この場合、一の受信アンテナによって受信された主信号と干渉信号の位相差と、他の受信アンテナによって受信された主信号と干渉信号の位相差

前記第2の合成器の出力信号を前記搬送波を用いて検波する位相検波器と、

該位相検波器の出力信号と、それと同相関係にある前記第1の直交位相検波器の出力信号との間で相関検出する第1の相関検出回路と、

該位相検波器の出力信号と、それと直交関係にある前記第1の直交位相検波器の出力信号の間で相関検出する第2の相関検出回路と、

前記第3の合成器の出力信号を、前記搬送波を用いて直交位相検波する第2の直交位相検波器と、

該第2の直交位相検波器の出力の同相及び直交成分の信号をそれぞれ入力信号とする2つの誤差信号発生回路と、

該同相側誤差信号発生回路の出力信号と、それと同相の関係にある前記位相検波器の出力信号との間で相関検出する第3の相関検出回路と、

前記直交側誤差信号発生回路の出力信号と、それと直交関係にある前記位相検波器の出力信号との間で相関検出する第4の相関検出回路とを具備し、

とは、通常、大きさが違うため、主信号を打ち消しても干渉信号は残留することとなる。

すなわち、第2の合成器の出力では主信号が大幅に減衰され、主信号中の干渉成分だけが残った形の干渉信号が得られ、この干渉信号をもとに干渉補償が可能となる。

従来は、干渉信号だけを受信するような補助アンテナを干渉方向に設ける必要があった。また、干渉信号の渡来方向が、主信号と同一方向の場合には、純度の高い干渉信号を得ることができず、干渉補償が不可能であったが、本発明による干渉補償回路を用いることにより、これらの問題を解決できる。

「実施例」

以下、図面を参照して、この発明の実施例を説明する。

第1実施例

第1図は本発明の第1実施例の構成を示すブロック図である。

図において、主アンテナ1及び副アンテナ4の

受信アンテナは、主信号(デジタル信号)送信源に向けられている。この場合、干渉源も同一方向にあるため、主信号の他に干渉信号も同時に受信することとなり、干渉を受けている。

通常のデジタル無線方式では、スペースダイバシティ方式を採用している場合が多く、その場合、そのまま2つのアンテナを用い、主アンテナ1及び副アンテナ4の受信信号は、第1の合成器10にそれぞれ入力されて合成される。

以下に、主信号に混在する干渉信号を抽出する方法について説明する。

主アンテナ1の受信信号は、分配されて第2の合成器14の入力的一方に入る。また、副アンテナ4の受信信号も同様に分配され、第1の可変振幅回路11及び第1の可変位相回路12を通り、第2の合成器14の入力の他方に入る。

ここで、合成器14の出力から干渉信号を抽出するには、合成器14の入力的一方と他方において、主信号が逆位相・等振幅となればよい。このため、副アンテナ4から分配された受信信号と主

信号中の干渉成分との相対的な振幅差及び位相差を第2の制御回路140により検出し、上記干渉信号と干渉成分が等振幅・逆位相となるように、第2の可変振幅回路18及び第2の可変位相回路16を制御すればよい。

以上により、主信号に混在した干渉信号を自動的に抽出し、その干渉信号を基にして、自動的に干渉補償を行うことができる。

なお、制御回路140および141の具体的構成は、第3実施例以降で説明する。

第2実施例

第2図は、本発明の第2実施例の構成を示すブロック図である。

図において、主アンテナ1及び副アンテナ4は主信号(デジタル信号)の送信源に向けられているが干渉を受けている。

通常のデジタル無線方式では、スペースダイバシティ方式を採用している場合が多く、その場合は、そのまま2つのアンテナを用いばよい。

アンテナ1から分配された受信信号との相対的振幅及び位相差を第1の制御回路141により検出し、その出力により第1の可変振幅回路11及び第1の可変位相回路12を制御すればよい。その結果、合成器14の出力からは、主信号が打ち消されて残留した形の干渉信号を抽出することができる。

以上により抽出した干渉信号を基に、主信号に混在している干渉信号を消去する方法について説明する。

合成器14から出力された干渉信号は、第2の可変振幅回路18及び第2の可変位相回路16を通り、第3の合成器19の入力的一方に入る。また、第1の合成器10から出力された受信信号は、合成器19の入力の他方に入る。ここで、合成器19の出力の中から干渉信号を消去するには、干渉信号が合成器19の入力的一方と他方において、逆位相・等振幅の条件になればよい。

したがって、第2の合成器14から出力された干渉信号と、第1の合成器10から出力された主

両アンテナ1、4が受信した信号は、必要に応じてS/Nを良くするための帯域通過フィルタ2、5を通った後、共通の局部発振器7を用い、周波数変換器3、6により各々中間周波数帯に変換される。

中間周波数帯に変換された信号は、各々自動利得制御回路61、62に通され、その両出力は等振幅となる。等振幅となった出力のうち、自動利得制御回路61の出力は分配器8と位相制御回路86に供給され、自動利得制御回路62の出力は可変位相回路64を介して分配器9と位相制御回路86に供給される。

上記可変位相回路64は、位相制御回路86によって位相を調整され、分配器8、9の出力は、それぞれ同相となって第1の合成器10に供給される。

なお、上記構成要素1～10および61、62、64、86によって同相合成回路100が構成される。

次に、主信号中に漏れ込んだ干渉信号は、以下

のように抽出される。

まず、2つの自動利得制御回路61、62の制御電圧が差動増幅器63に入力され、その出力により、分配器9に接続された可変振幅回路11が制御され、この可変振幅回路11の出力と分配器8の出力とが等振幅とされる。可変振幅回路11の出力と分配器8の出力は、同相に調整されているので、逆相合成するには、180°合成器14(第2の合成器)に各々入力することにより実現できる。180°合成器14からは、主信号が逆相で打ち消された形の干渉信号だけが出力される。

この干渉信号を用いて、合成器10で同相合成された主信号中に残留する干渉成分を消去する。

すなわち、上で得られた干渉信号は、位相を制御する第1の可変位相回路16及び振幅を制御する第2の可変振幅回路18に順次入力され、可変振幅回路18の出力と第1の合成器10の出力とが第3の合成器19で合成される。

ここで、可変振幅回路18の出力信号は、第1の合成器10から出力される主信号中にもれ込ん

算器39、40から誤差信号が出力される。

なお、主信号として16QAM信号を使用する場合は、誤差信号発生回路として3ビット以上のA/D変換器を使用してもよい。16QAMを復調すると、4値のベースバンド信号が得られるが、この4値信号を3ビット以上の出力を有する識別回路(A/D変換回路)に通すと、第14図に示すように、その出力のうち上位2ビットは識別信号、上位3ビット目は誤差信号となるから、この上位3ビット目から誤差信号を得ることができる。

一方、第2の合成器14から出力され、可変位相回路16、分配器17を通った干渉信号は、上述した基準搬送波34を用いて、位相検波器41で位相検波され、高周波成分を除去する低域通過フィルタ43に通された後、識別回路45に通されて2値化され、2値の干渉信号が得られる。なお、識別回路45は、主信号復調器120で再生したクロック信号36を用いて、2値化の動作を行っている。

次に、主信号復調器120で得られた同相及び

干渉成分とはほぼ逆相・等振幅となるように制御されているので、合成器19の出力においては、干渉成分が消去されている。

なお、この場合、2つの主信号を逆位相・等振幅で合成する第2の合成器14において、両者の遅延時間を一致させる必要がある。

上述した第1の可変位相回路16、及び第2の可変振幅回路18の制御方法について以下に説明する。

合成器19によって合成された主信号は、復調器120に入力される。復調器120では、主信号から再生した基準搬送波34を用い、直交位相検波器30、31により上記主信号を直交検波し、その出力信号をそれぞれ低域通過フィルタ32、33に通すことにより、同相および直交のベースバンド信号を得る。得られたベースバンド信号は、それぞれ誤差信号発生回路130、131に入力される。誤差信号発生回路130、131は、それぞれ識別回路37、38と、その入出力差をとる減算器39、40とから構成され、これらの減

直交成分の誤差信号と、前記2値化された干渉信号との間で相関検出を行う。すなわち、同相成分の誤差信号と干渉信号を排他的論理和回路71に通してデジタル乗算し、その出力を積分器77で積分し、その出力により可変振幅回路18を制御する。一方、直交成分の誤差信号と干渉信号を排他的論理和回路70に通してデジタル乗算し、その出力を積分器76で積分し、その出力信号により、可変位相回路16を制御する。なお、これらの構成要素70、71、76、77によって制御回路140が構成されている。

こうして、自動的に干渉補償を行うことができる。ここでは、排他的論理和回路70、71による2値の乗算を例に示したが、干渉信号の2値化回路は必ずしも必要でなく、その場合は、排他的論理和回路に代えてアナログ乗算器を使用すればよい。

第3実施例

第3図は、この発明の第3実施例の構成を示す

ブロック図である。

この実施例が、第2図に示す第2実施例と異なる主な点は、同相合成回路100の構成と、第1の制御回路141を設けた点である。なお、第2の制御回路140の構成は第2実施例と同様である。

第2図の第2実施例では、主アンテナ1及び副アンテナ4からの受信信号の位相を揃える同相合成回路100において、自動利得制御回路61、62の出力を一定にするための各制御電圧を差動増幅器63に入力し、前記出力が等振幅となるようあらかじめ調整しておき、180°合成器14により、主信号を打ち消して干渉信号を得ていたが、第3図に示す本実施例では、主信号の振幅及び位相を調整する第1の可変振幅回路11と可変位相回路12を用意し、2つのアンテナ1、4により受信した信号が互いに等振幅・逆位相となるように、両回路11、12をフィードバック制御している。

このフィードバック制御は、次のように行われ

除去する低域通過フィルタ44に通し、このフィルタ44の出力を、主信号復調器120で再生したクロック信号36を用いて、識別回路46により2値化し、2値化された干渉信号を得る。

また、分配器13によって、副アンテナ4により受信した信号を分配し、その信号を同相成分及び直交成分に分解する直交位相検波器121に入力する。この入力に、上記基準搬送波34を用いて位相検波器48、49により位相検波され、高調波成分を除去する低域通過フィルタ50、51に通された後、識別回路52、53で2値化され、2値化された同相成分及び直交成分の主信号が得られる。なお、識別回路52、53には、主信号復調器120で再生したクロック信号36が供給され、これにより2値化が行われる。

識別回路53から得られた同相成分の主信号と、これと相対的に同相関係にある識別回路46から出力された残留主信号(干渉信号)とが、排他的論理和回路79を通してディジタル乗算され、その結果が積分器85によって積分され、この積分器

る。2つのアンテナ1、4により受信した2つの主信号を、第2の合成器14において、互いに逆位相・等振幅となるようにして合成し、合成後残留する主信号と、合成する前の2つの主信号のうちの一方との間で相関検出を行い、その相関量が最小となるように、すなわち、残留主信号が最小となるように、上述した第1の可変振幅回路11と可変位相回路12によって、他方の主信号の振幅及び位相を制御する。これにより、合成後に残留する主信号を常に最小にすることができる。

なお、上述した合成後に残留する主信号についていえば、干渉補償動作が開始された時点では主信号が優勢であるが、干渉補償動作が定常動作に進むにしたがって主信号中に含まれる干渉成分が浮かび上がり、これが干渉信号とし合成器14から出力される。

具体的には、主信号復調器120で再生した基準搬送波34を用いて、合成器14の出力、すなわち主信号が消去され残留した干渉信号を、位相検波器42により位相検波した後、高調波成分を

85の出力により可変振幅回路11が制御される。

同様に、識別回路52から出力された直交成分の主信号と、これと相対的に直交関係にある識別回路48から出力された残留主信号(干渉信号)とが、排他的論理和回路78を通してディジタル乗算され、その結果が積分器84によって積分され、積分器84の出力により可変位相回路12が制御される。

なお、上記構成要素78、79、84、85が制御回路141を構成している。また、2値化のための識別回路46、52、53は、必ずしも必要でないことはいうまでもない。

以上により、主信号中にもれ込んだ干渉信号を自動的に抽出し、打ち消すことができる。この場合、2つの主信号の遅延時間は、合成器14において一致するよう調整する必要がある。

第4実施例

第4図は、この発明の第4実施例の構成を示すブロック図である。

この第4実施例が、第3図に示す第3実施例と異なる点は、主信号の合成後の信号から干渉信号を抽出する位相検波器(第3図に示す位相検波器42)と、主信号中の干渉成分を打ち消すための干渉信号を得るための位相検波器(第3図の位相検波器41)とを共通の位相検波器41で行うようにした点にあり、干渉補償回路の簡略化が実現できる利点を有する。

可変振幅回路11, 18及び可変位相回路12, 16の制御方法は、第3実施例の場合と同様である。

第5実施例

第5図は、この発明の第5実施例の構成を示すブロック図である。

この実施例が、第4図の第4実施例と異なる点は、主信号の振幅、位相、及び干渉信号の振幅、位相を制御する場合、第4実施例では可変振幅回路及び可変位相回路をそれぞれ用いていたが、本実施例では、その部分を直交振幅変調器を用いる

器85の出力によって制御され、 $\pi/2$ 相の両極性可変減衰器22が復分器84の出力によって制御されるようになっている。

他方の直交振幅変調器111内の0相両極性可変減衰器28及び $\pi/2$ 相両極性可変減衰器27も同様に、第2の制御回路140内の積分器77と積分器76の出力によってそれぞれ制御される。

第6実施例

第6図は、この発明の第6実施例の構成を示すブロック図である。

この第6実施例が、第5図に示す第5実施例と異なる点は、相関検出に排他的論理回路を使用せず、乗算器91, 92, 93, 94を用いてアナログ乗算を行い、制御利得を増している点にある。

第7実施例

第7図は、この発明の第7実施例の構成を示すブロック図である。

この第7実施例が、第5図に示す第5実施例と

ようにした点である。

すなわち、第4実施例では、積分器84, 85, 76, 77からの相関出力により、可変振幅回路11, 18、及び可変位相回路12, 16をそれぞれ制御していたが、これらに代えて直交振幅変調器110, 111を用いることにより、同様の機能をはたすことができる。

上記直交振幅変調器110は、入力信号を分配する分配器20と、この分配器20の出力の一方を90度移相する90°移相器21と、この移相器21の出力の振幅を調整する $\pi/2$ 相の両極性可変減衰器22と、上記分配器20の出力の他方の振幅を調整する0相両極性可変減衰器23と、両極性可変減衰器22, 23の出力を合成する合成器24とから構成されている。

直交振幅変調器111も、同様に、分配器25と、90°移相器26と、両極性可変減衰器27, 28と、合成器29とから構成されている。

そして、直交振幅変調器110内の0相の両極性可変減衰器23が第1の制御回路141の積分

異なる点は、誤差信号発生回路130, 131及び離別回路45, 52, 53の代わりに、A/D変換器55, 56, 57, 58, 59を用いた点にある。

主信号として16QAMを考える場合、第14図に示すように、3ビット以上の出力を有するA/D変換器を用いると、その出力のうち、上位2ビットは離別結果を示し、上位3ビット目は誤差信号を表わす。よって、この上位3ビット目から誤差信号を取り出すことができる。

上記A/D変換器55~59は、主信号復調器120で再生したクロック信号36を用いてサンプリングされる。そして、干渉信号のベースバンド信号をデジタル信号に変換するA/D変換器57の出力の上位第1ビット目(極性信号)と、前記A/D変換器55, 56の上位3ビット目(誤差信号)との間の相関検出を行い、その相関信号により、直交振幅変調器111の両極性可変減衰器27, 28を制御する。これにより、干渉信号を消去できる。

一方、主信号の分配器13の出力に接続された直交位相検波器121のA/D変換器58,59は、それぞれ直交成分と同相成分の上位第1ビット(極性信号)を出力する。該上位第1ビットと前記A/D変換器57の上位第1ビットの間で相関検出を行ない、その相関信号によって直交振幅変調器110の両極性可変減衰器22,23を制御し、主信号中にもれ込んだ干渉信号を抽出する。

第8実施例

第8図は、この発明の第8実施例の構成を示すブロック図である。

この実施例が、第4図の第4実施例と異なる点は、抽出した干渉信号の2値化を、位相検波器によらず直交位相検波器121によって行うとともに、主信号の分配器13の出力の2値化を、直交位相検波器によらず、位相検波器48と識別回路52とにより行い、それぞれの相関検出を行うようにした点である。

なお、制御回路140の構成もやや異なっている。

これらの信号は、制御回路141の制御の下に、振幅・位相制御され、合成器14において等振幅・逆位相で加え合わされ、第2の合成器14の出力として $D/U = -18.8\text{dB}$ の信号を与えた。

したがって、制御回路141の動作によって、 D/U の改善量(すなわち、 $D_i/U_i - D/U$)として約27.4Bを得ることができた。

第2の合成器14の出力は、アンテナ1,4の受信信号を合成する第1の合成器10の出力に混在するFM信号と同振幅・逆位相で、第3の合成器19に加えられる。その結果、合成器19からは、FM信号がキャンセルされた信号が出力される。なお、同図には、制御回路140,141を動作させた場合、止めた場合の出力波形が示されている。

第11図は、制御回路140,141をそれぞれ動作させた場合、あるいは止めた場合のアイパターンを示すものである。同図から明らかなように、制御回路140,141を動作させた場合がもっとも干渉補償効果がある。

るが、これは、第13図に示す従来の干渉補償回路の制御回路140と同様である。

第9実施例

第9図は、この発明の第9実施例の構成を示すブロック図である。

この実施例が、第4図に示す第4実施例と異なる点は、抽出した干渉信号の2値化に直交位相検波器41,42を用いるようにした点にある。これにより、第4図に比べて回路規模は大きくなるが、制御利得が2倍となり、制御の応答性、収束性が良好となる利点を持っている。

なお、制御回路140,141は、上述した第8実施例の制御回路と同様である。

第10図は、本発明の効果を示すものである。

受信を希望するD信号として16QAM、受信を希望しないU信号としてFM信号を受信した場合、アンテナ1,4により受信されたそれぞれの信号強度の比は、 $D/U = 8.5\text{dB}$ であった。

第12図は、本発明の改善効果を示す図である。制御回路140,141がOFF、あるいは制御回路141のみがOFFである場合、ほぼ同じ特性を示す。

これらの特性に対し、制御回路140,141がすべてONである場合は、約10.4Bの改善効果があり、本発明の有効性が表われている。

「発明の効果」

以上説明したように、この発明は、ディジタル無線通信において、主信号の他に干渉信号も主アンテナ及び副アンテナで受信する場合であっても、主信号から干渉信号のみを抽出し、その抽出した干渉信号を源にして主信号中にもれ込んだ干渉成分を除去できる。

また干渉信号の渡来方向が主信号と同一方向のような場合でも、本発明に基づく干渉補償回路により、まず干渉信号を主信号から検出し、それを基にして干渉成分を消去できるという利点を有する。

4. 図面の簡単な説明

第1図～第9図は本発明の第1実施例～第9実施例の構成を示すブロック図、第10図、第11図、第12図は本発明の効果例を示す図、第13図は従来の干渉補償回路の構成を示すブロック図、第14図は4値の識別回路(A/D変換器)のレベルダイヤ説明図である。

1 ……主アンテナ、2, 5 ……帯域通過フィルタ、
3, 6 ……周波数変換器、4 ……副アンテナ、
7 ……局部発振器、8, 9, 13, 15, 17, 20, 25 ……分配器、10, 14, 19, 24, 29 ……合成器、11, 18 ……可変振幅回路、12, 16, 64 ……可変位相回路、21, 26, 35, 47, 54 ……90°移相器、22, 23, 27, 28 ……両極性可変減衰器、30, 31, 41, 42, 48, 49 ……位相検波器、32, 33, 43, 44, 50, 51 ……低域通過フィルタ、34 ……再生搬送波、36 ……再生クロック、37, 38, 45, 46, 52, 53 ……識別回路、39, 40 ……演算器、55, 56, 57, 58, 59 ……A/D変換回路、

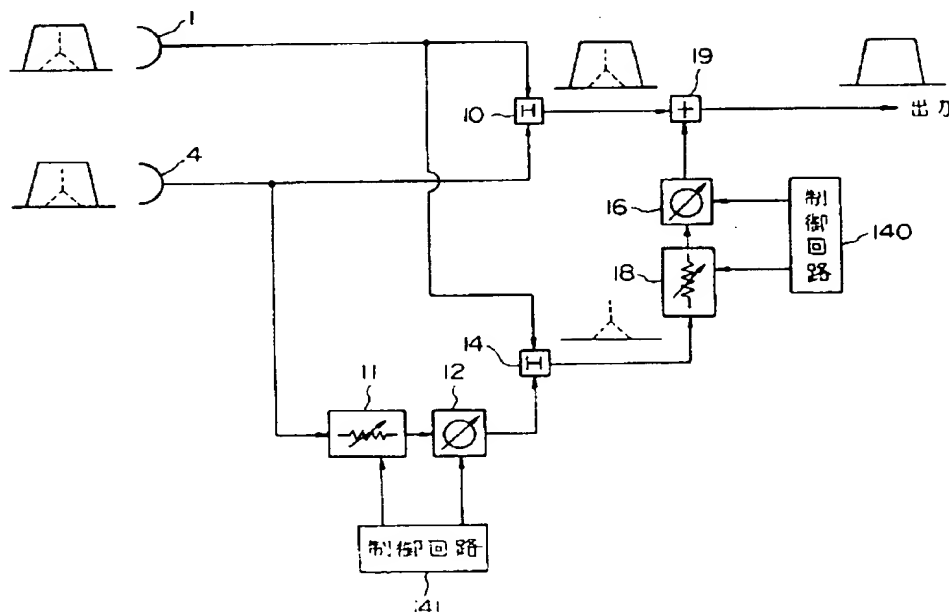
60 ……補助アンテナ、61, 62 ……自動利得制御回路、63 ……差動増幅器、64 ……可変位相回路、65, 66, 67, 74, 75, 82, 83 ……抵抗回路、70, 71, 72, 78, 79, 80 ……排他的論理和回路、73, 81 ……排他的反転論理和回路、76, 77, 84, 85 ……積分器、86 ……位相制御回路、91, 92, 93, 94 ……乗算器、100 ……同相合成回路、110, 111 ……直交振幅変調器、120 ……主信号復調器、121, 122 ……直交位相検波器、130, 131 ……誤差信号発生回路、140, 141 ……制御回路。

出願人 日本電信電話株式会社

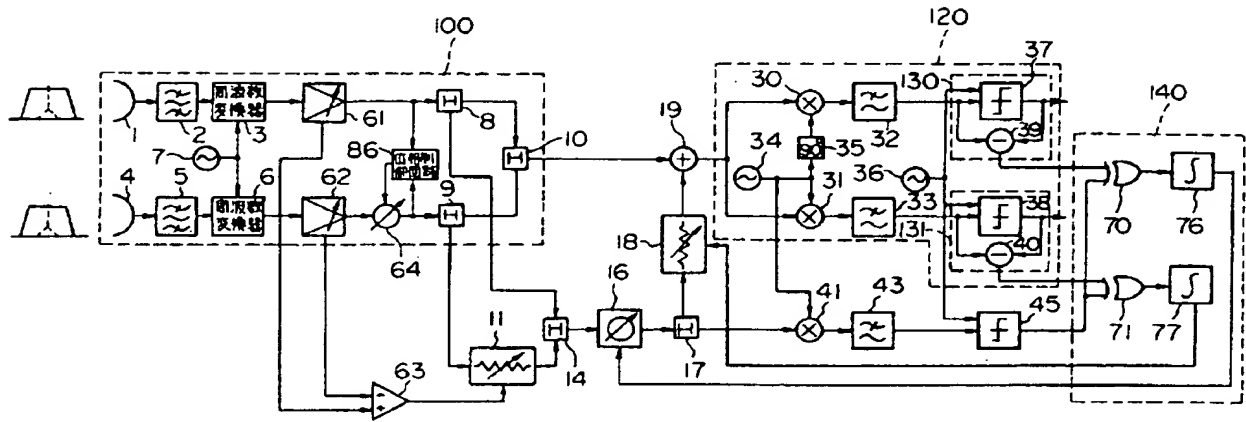
代理人 弁理士 志賀 正 武



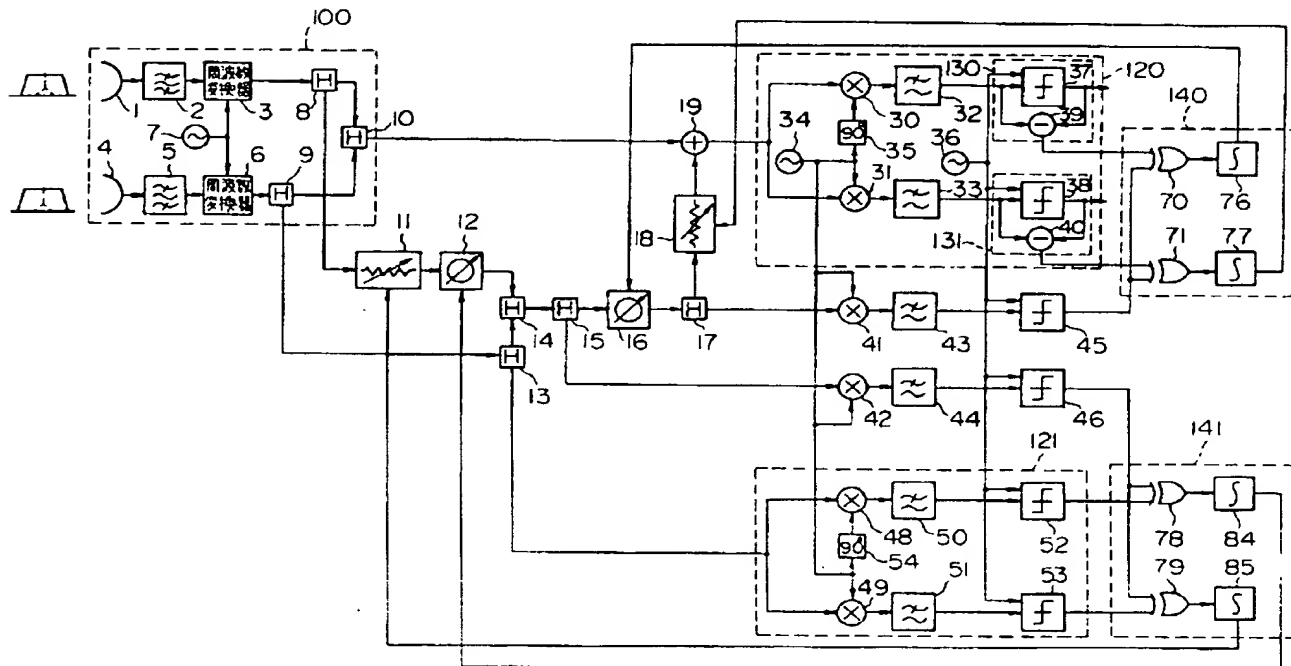
第1図 本発明の第1実施例



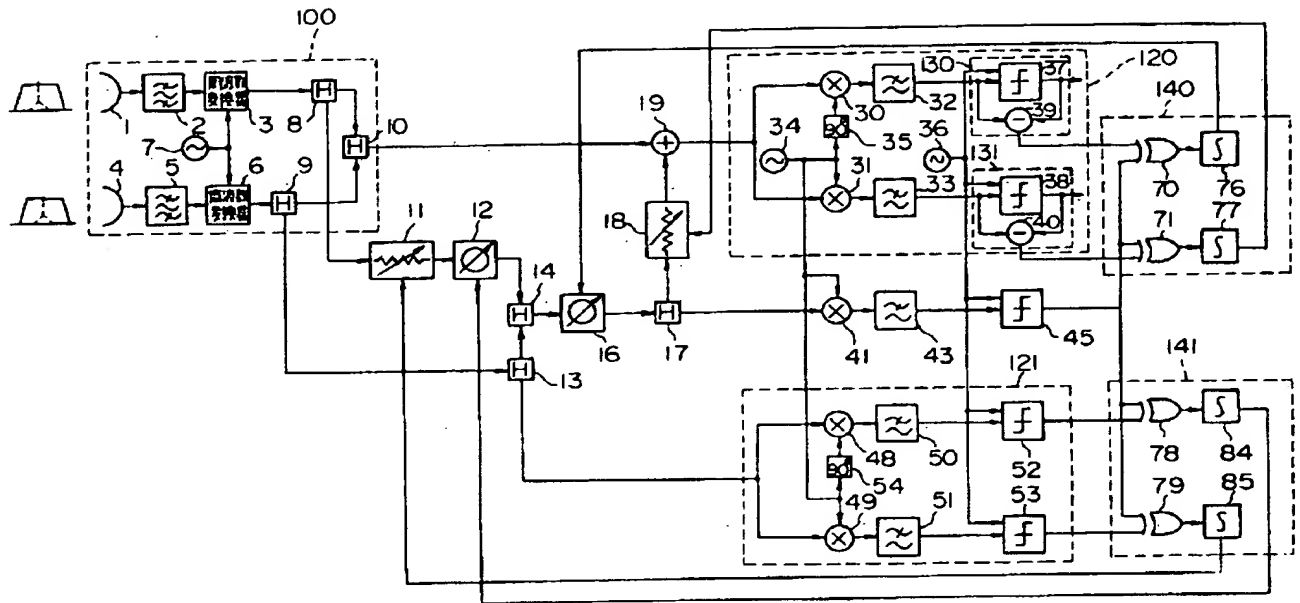
第2図 本発明の第2の実施例



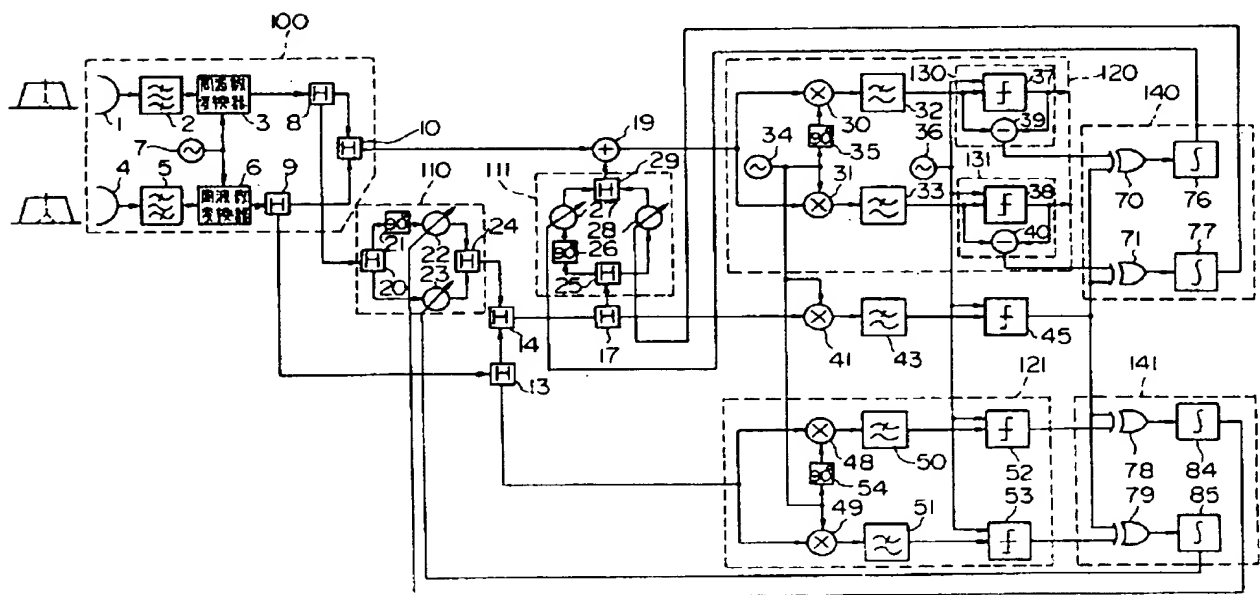
第3図 本発明の第3の実施例



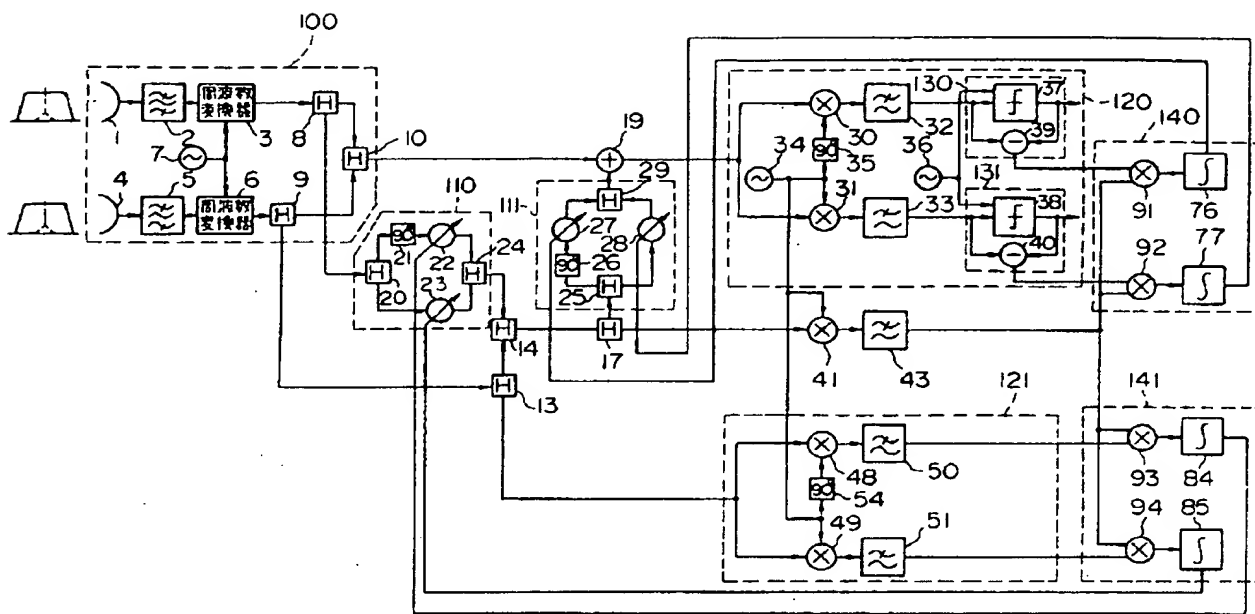
第4図 本発明の第4実施例



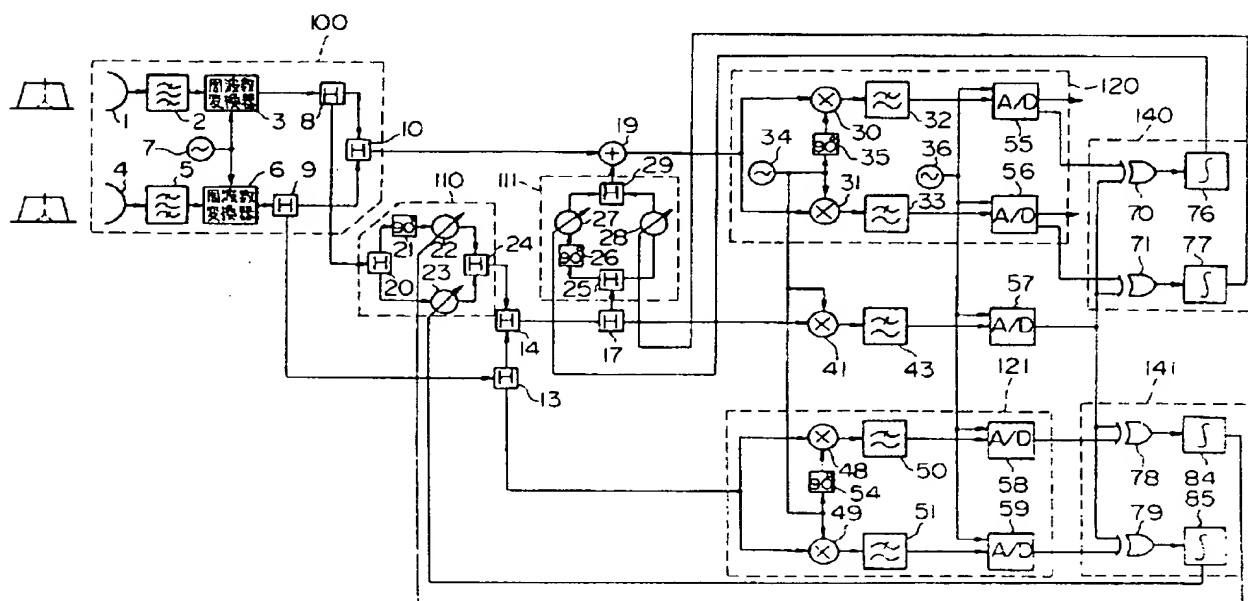
第5図 本発明の第5実施例



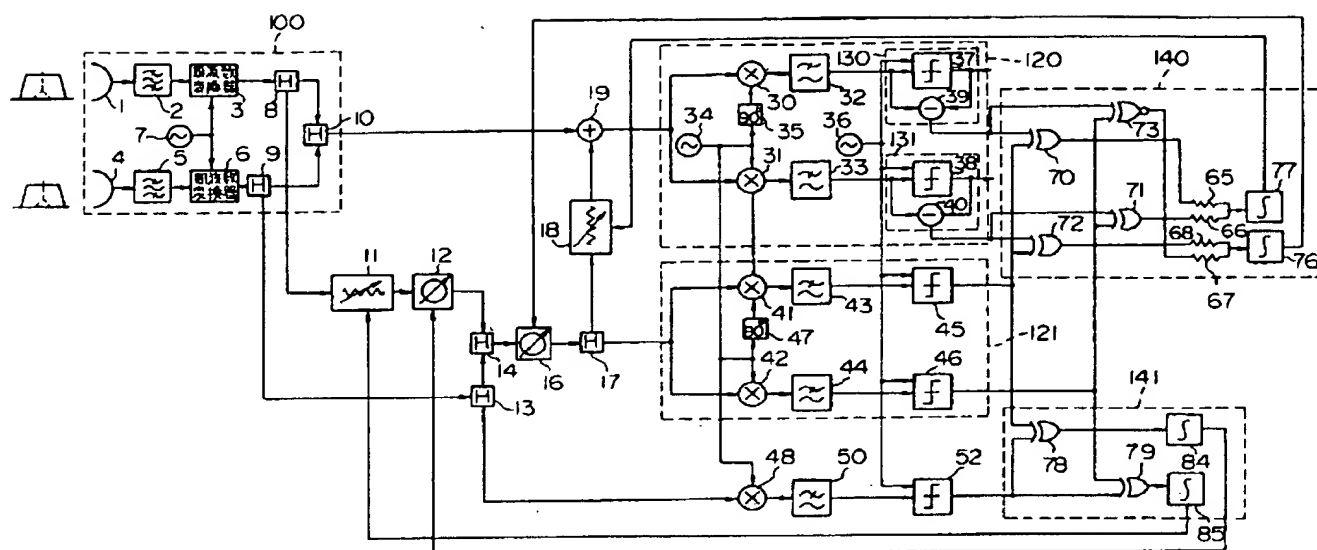
第6図 本発明の第6実施例



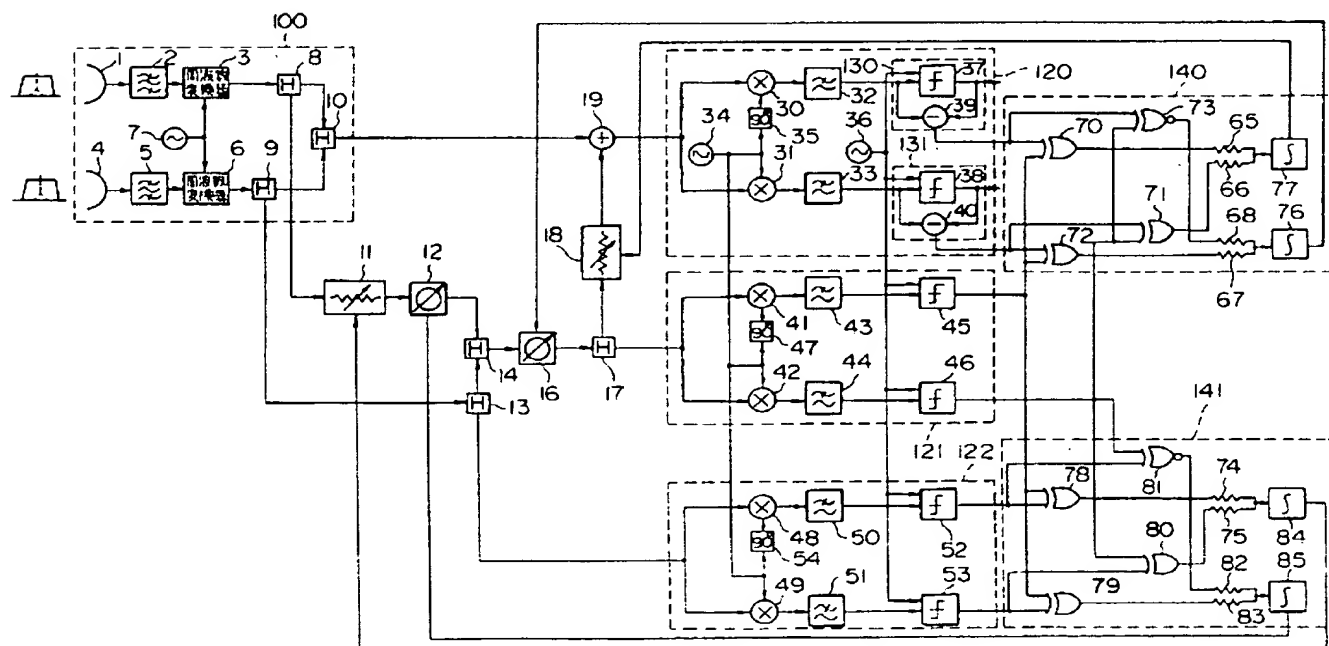
第7図 本発明の第7実施例



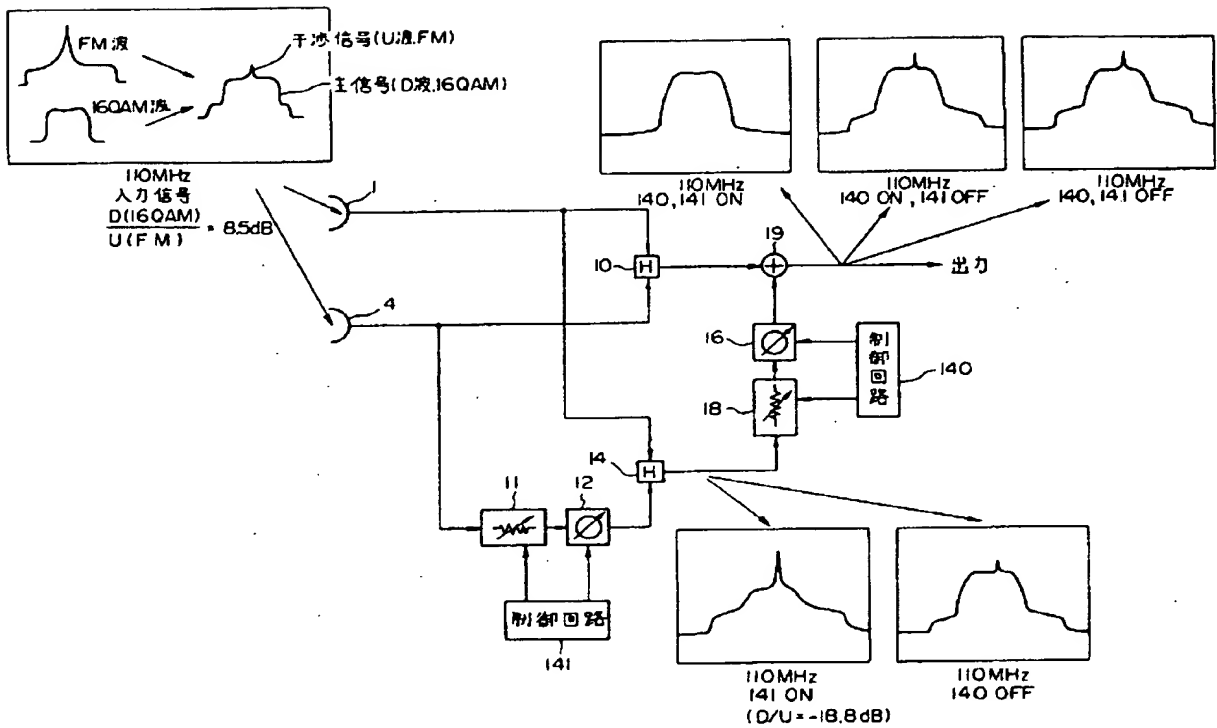
第8図 本発明の第8の実施例



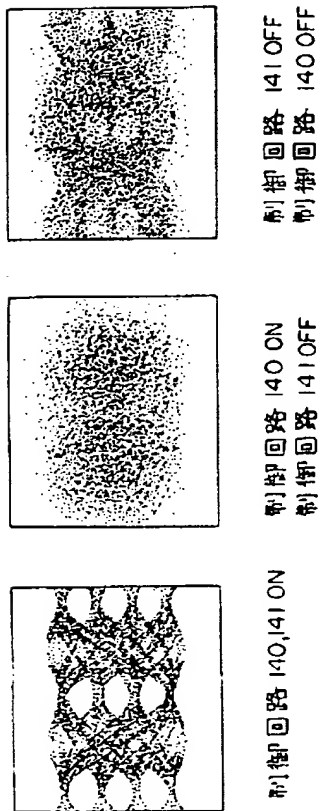
第9図 本発明の第9の実施例



第10図 本発明の効果例

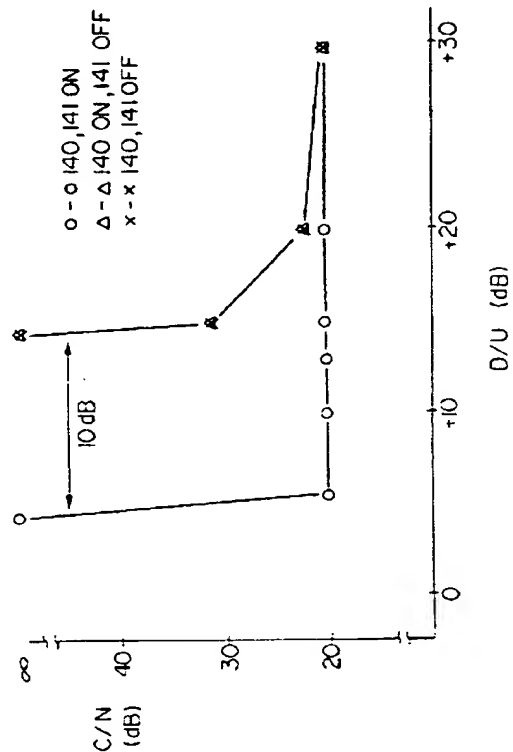


第11図 本発明の効果例

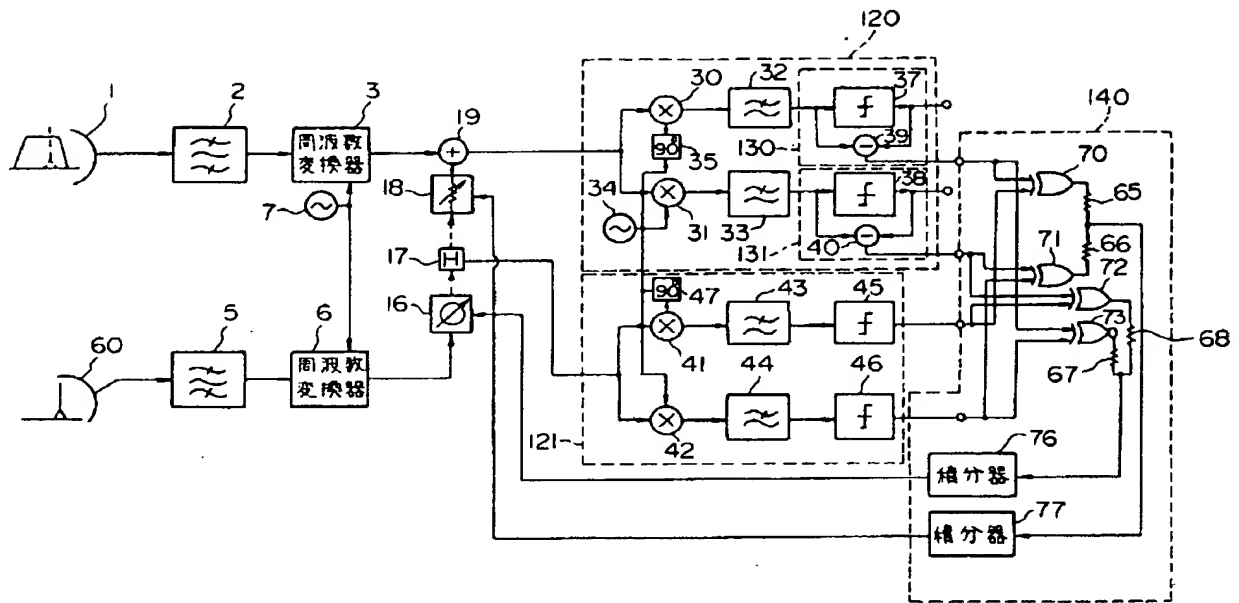


617

第12図 本発明の効果



第13図 従来の干渉補償回路



第14図

アナログ入力 4値信号	デジタル出力		
	最上位 ビット	上位 2ビット目	上位 3ビット目
—●—	1	1	1
—●—		0	0
—●—	0	1	0
—●—		0	0

識別結果 誤差

**This Page is Inserted by IFW Indexing and Scanning
Operations and is not part of the Official Record**

BEST AVAILABLE IMAGES

Defective images within this document are accurate representations of the original documents submitted by the applicant.

Defects in the images include but are not limited to the items checked:

☐ BLACK BORDERS

☐ IMAGE CUT OFF AT TOP, BOTTOM OR SIDES

☒ FADED TEXT OR DRAWING

☒ BLURRED OR ILLEGIBLE TEXT OR DRAWING

☐ SKEWED/SLANTED IMAGES

☐ COLOR OR BLACK AND WHITE PHOTOGRAPHS

☐ GRAY SCALE DOCUMENTS

☐ LINES OR MARKS ON ORIGINAL DOCUMENT

☐ REFERENCE(S) OR EXHIBIT(S) SUBMITTED ARE POOR QUALITY

☐ OTHER: _____

IMAGES ARE BEST AVAILABLE COPY.

**As rescanning these documents will not correct the image
problems checked, please do not report these problems to
the IFW Image Problem Mailbox.**